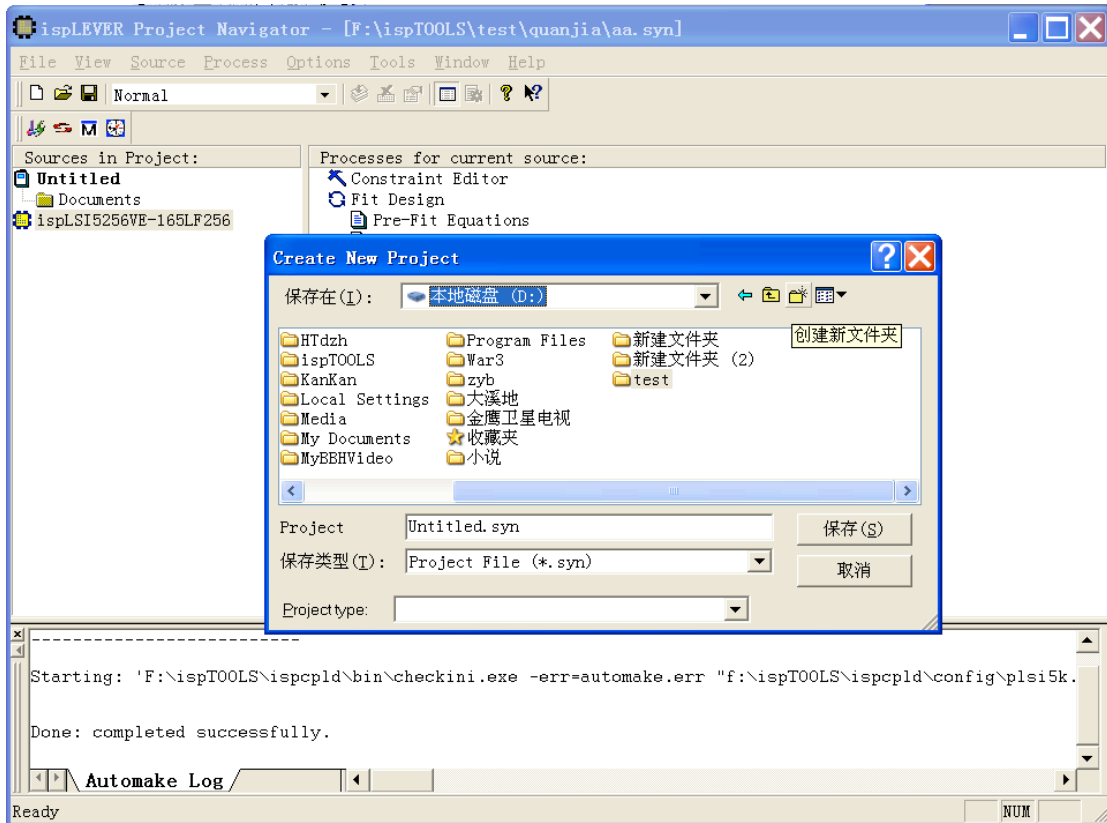


第一节 ispLEVER 开发工具的原理图输入

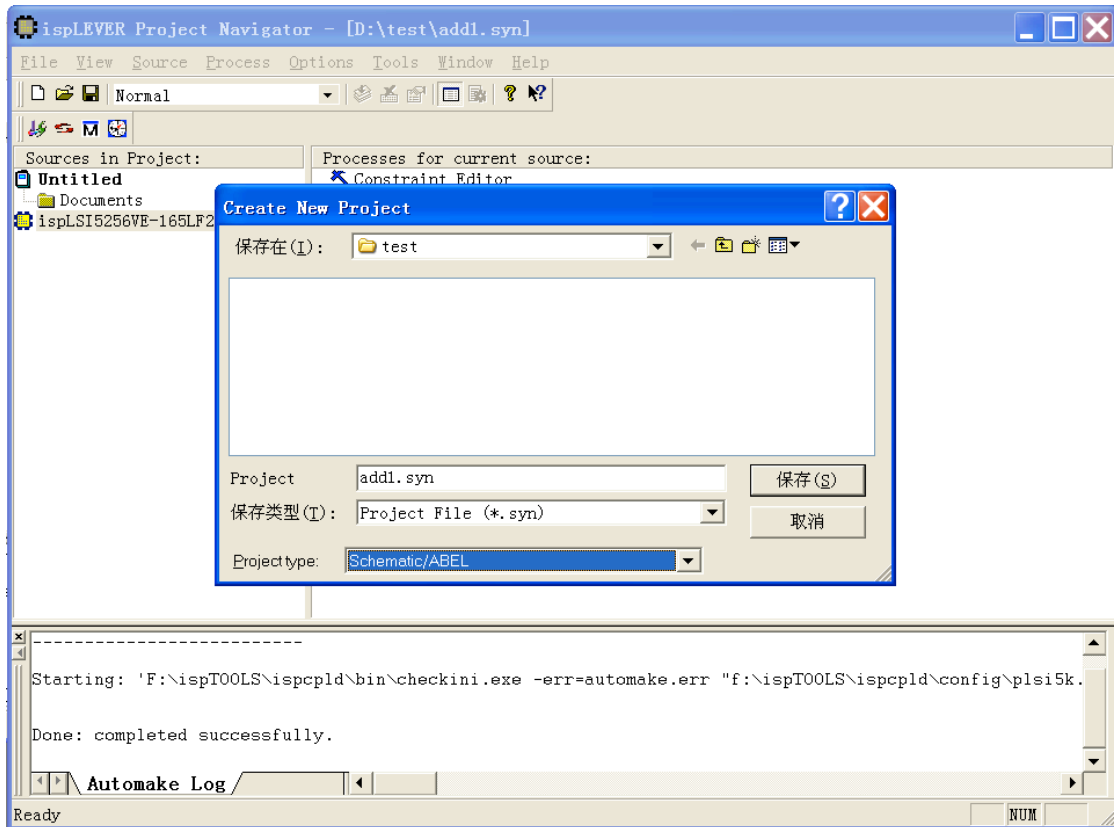
启动 ispLEVER (按 Start=>Programs=>Lattice Semiconductor=>ispLEVER 菜单)

一、创建一个新的设计项目

- A. 选择菜单 File。
- B. 选择 New Project...

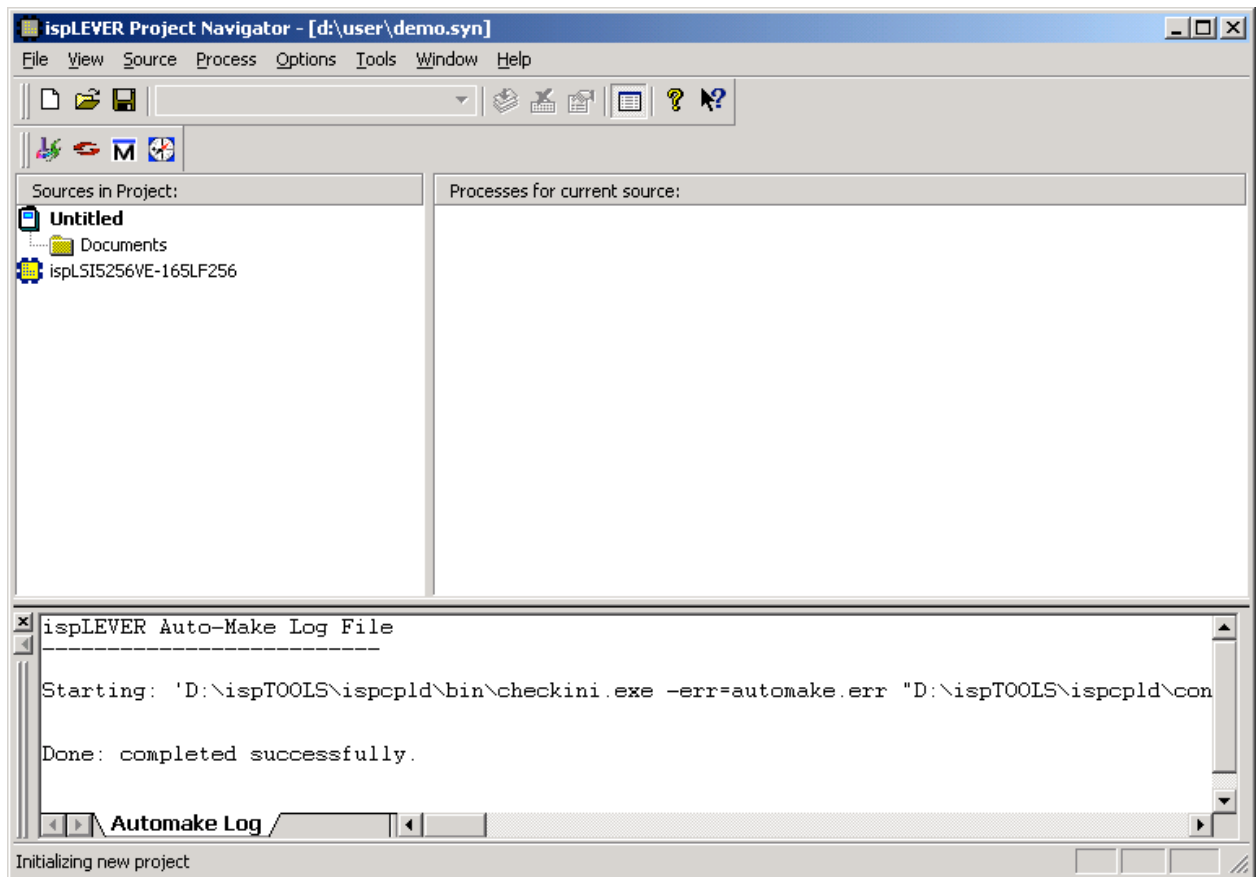


选择 D 盘（数据盘，未保护，可保存），创建新文件夹，重命名为 TEST。



进入文件夹，PROJECT 命名为 ADD1.SYN, 保存类型为 SYN, PROJECTTYPE 选择第一项 SCHEMATIC/ABEL, 保存即可。

- C. 你可以看到默认的项目名和器件型号: Untitled and ispLSI5256VE-165LF256。

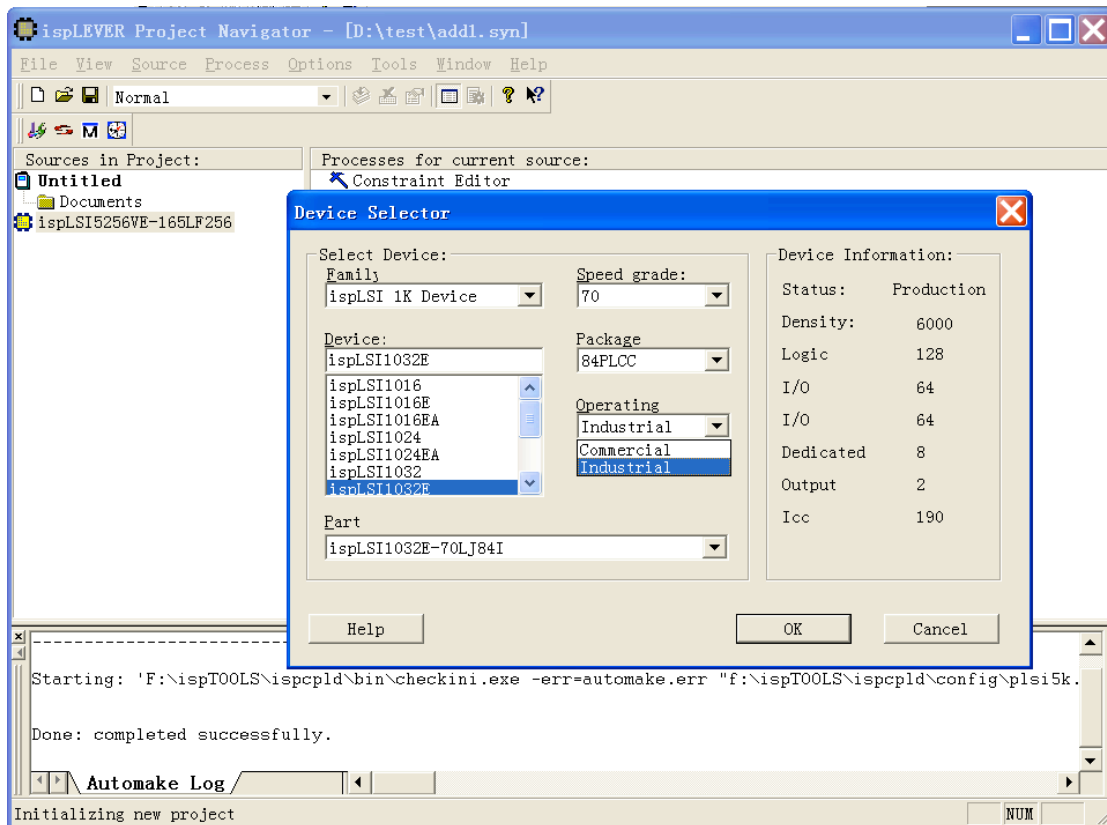


二、项目命名

- D. 用鼠标双击 Untitled。
- E. 在 Title 文本框中输入“test”，并选 OK（此操作可选）。

三、选择器件

- a) 双击 ispLSI5256VE-165LF256，你会看到 Device Selector 对话框(如下图所示)。

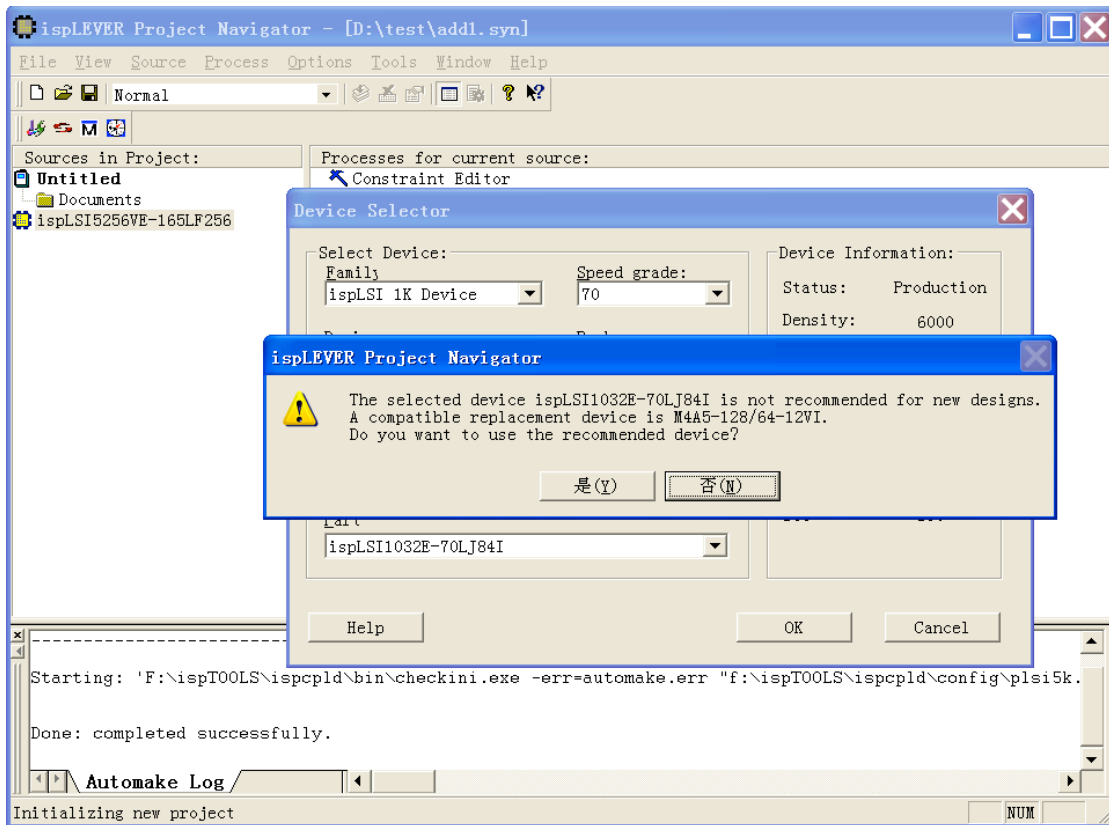


b) 方法一：在 Select Device 窗口中选择：Family 中选择 ispLSI 1K Device；Device 中选择 ispLSI1032E；Speed grade 中选择 70；Package 中选择 84PLCC；Operating 中选择 Industrial。

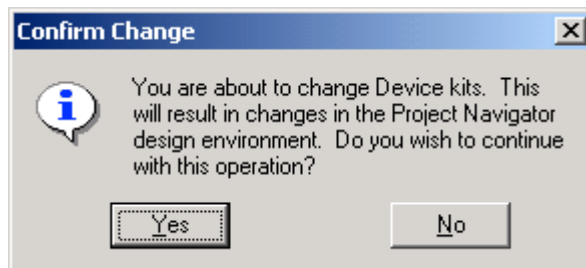
方法二：按动器件目录中（Part）的滚动条，直到找到并选中器件 1032E-70LJ84I。

c) 按 OK 按钮，选择这个器件。

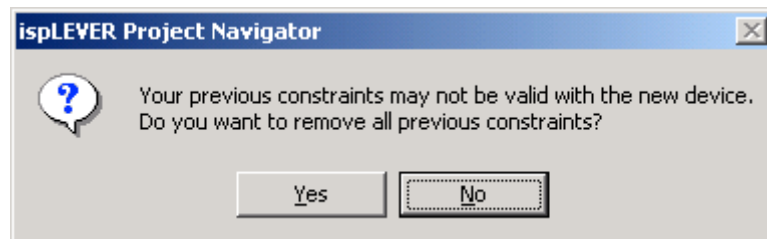
d) 在软件弹出的如下图显示的 ispLEVER Project Navigator 窗口中，按否 (N) 按钮。



e) 在软件弹出的如下图显示的 Confirm Change 窗口中，按 Yes 按钮。



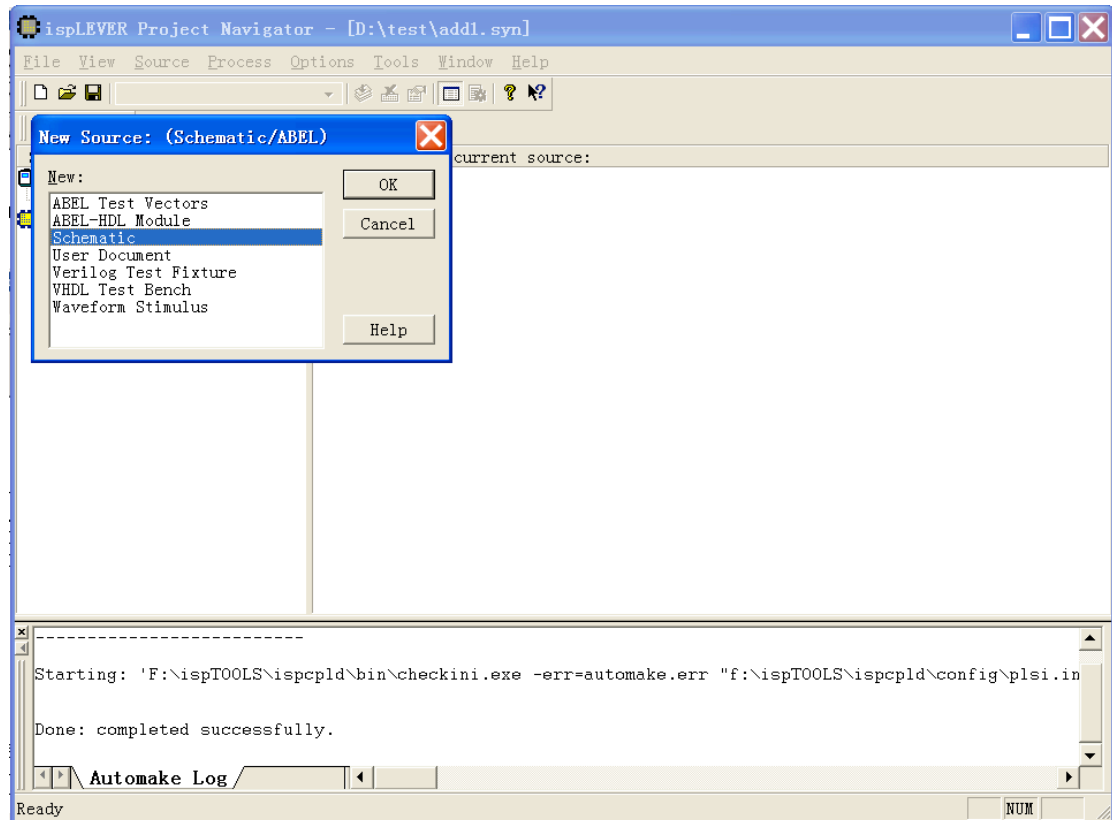
f) 因改选器件型号后，先前的约束条件可能对新器件无效，因此在软件接着弹出的如下图显示的 ispLEVER Project Navigator 窗口中，按 Yes 按钮，以用来去除原有的约束条件。



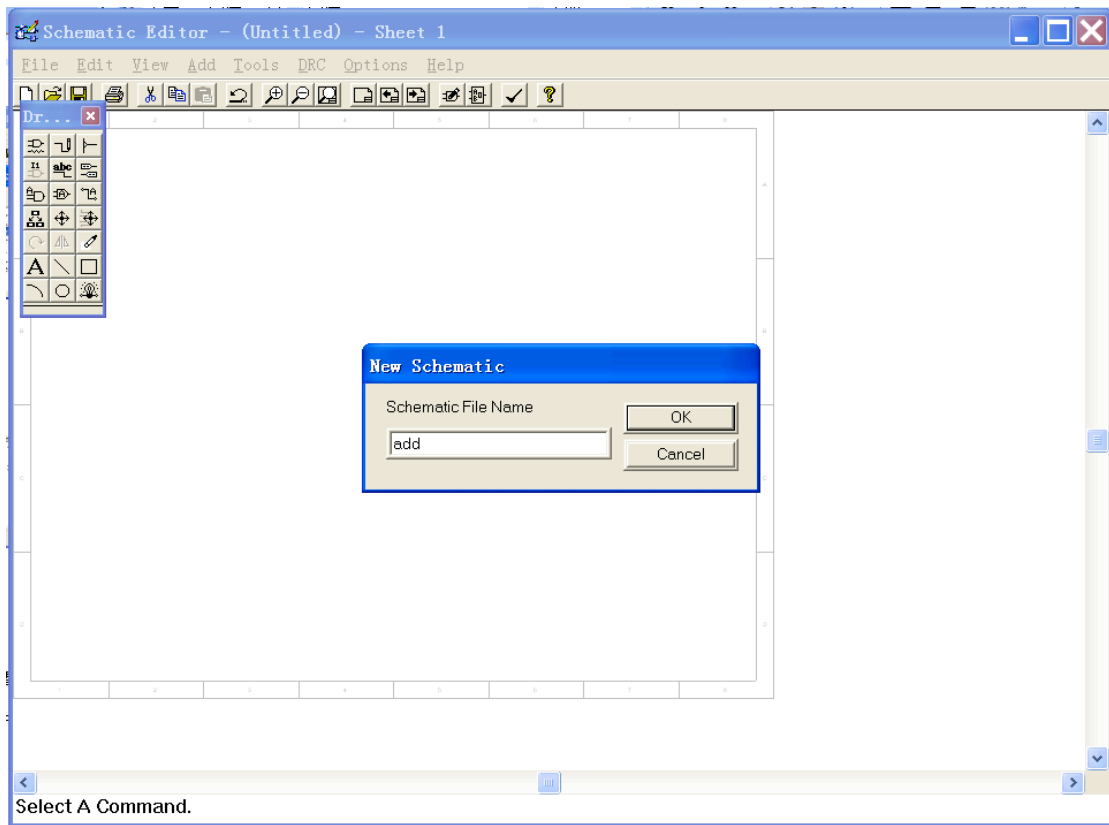
四、在设计中增加源文件

一个设计项目由一个或多个源文件组成。这些源文件可以是原理图文件 (*.sch)、ABEL HDL 文件 (*.abl)、VHDL 设计文件 (*.vhd)、Verilog HDL 设计文件 (*.v)、测试向量文件 (*.abv) 或者是文字文件 (*.doc, *.wri, *.txt)。在以下操作步骤中,你要在设计项目中添加一张空白的原理图纸。

- a) 从菜单上选择 Source 项。
- b) 选择 New... 。
- c) 在对话框中,选择 Schematic(原理图),并按 OK。



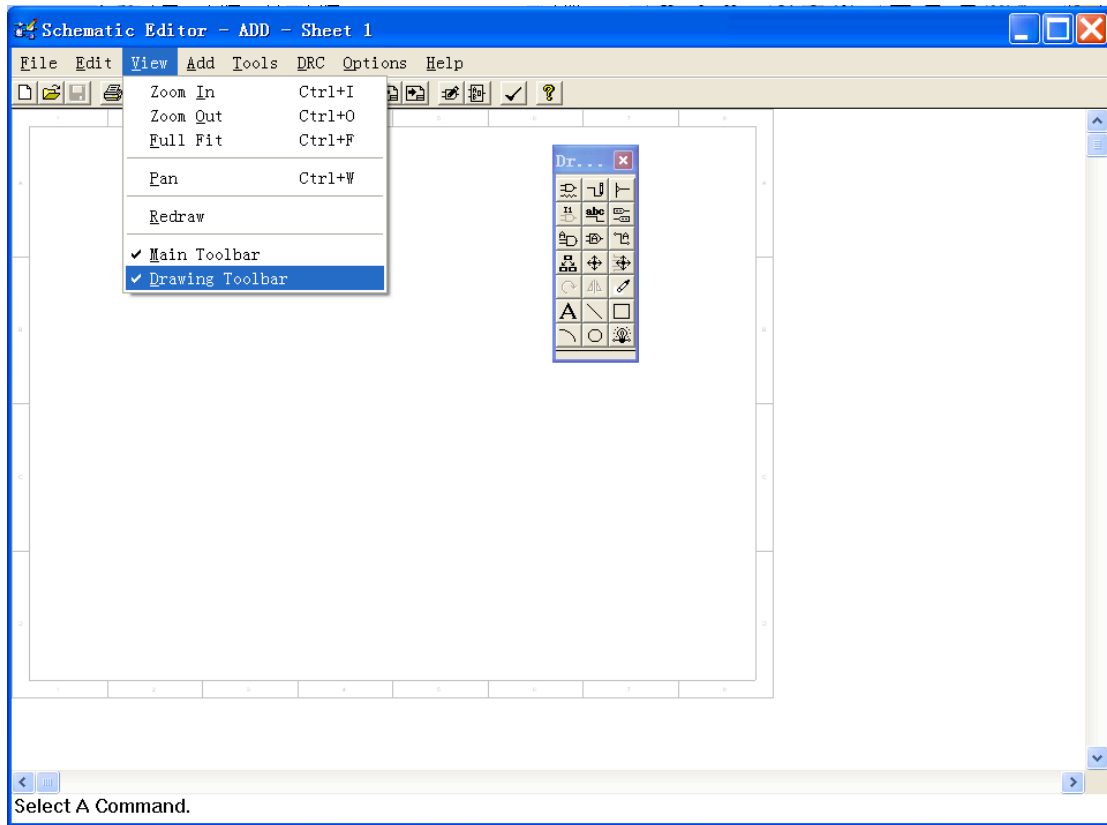
- d) 输入文件名 add.sch。
- e) 确认后按 OK。



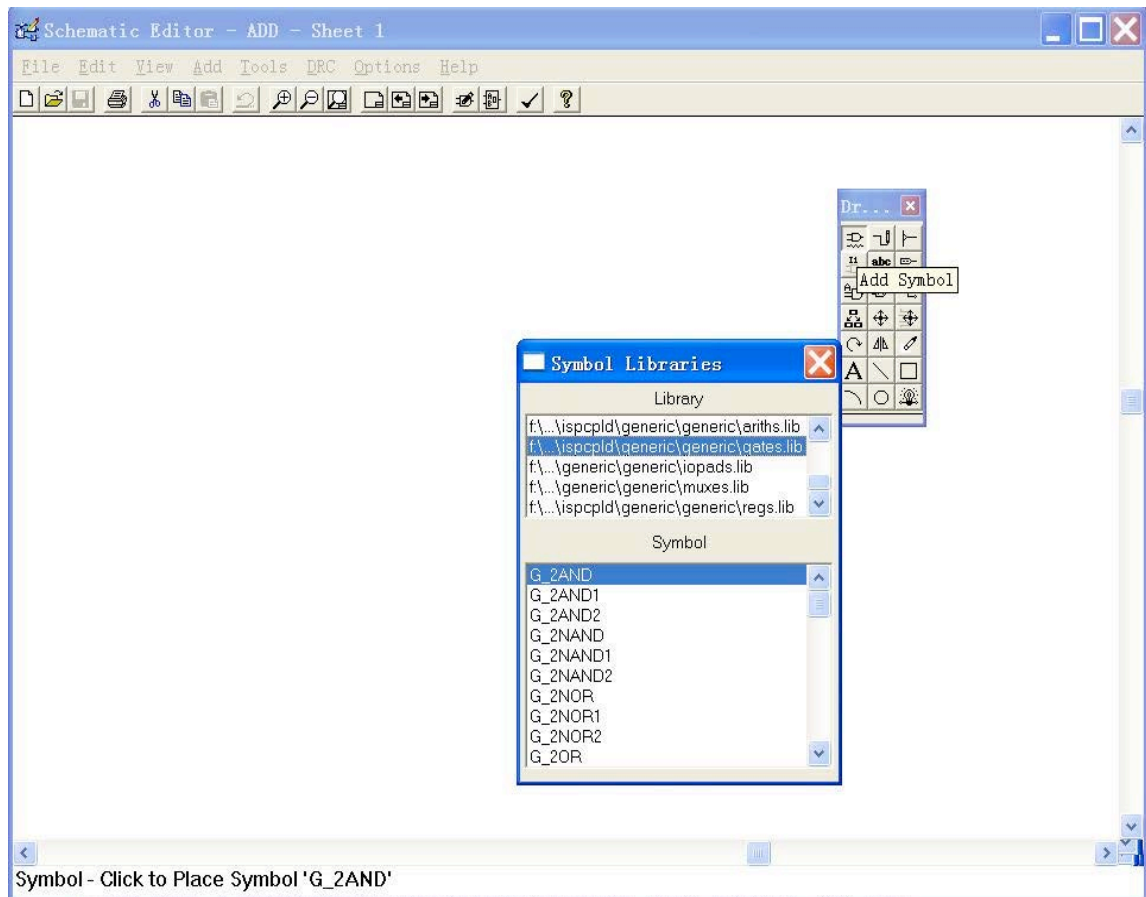
五、原理图输入

你现在应该进入原理图编辑器。在下面的步骤中，你将要在原理图中画上几个元件符号，并用引线将它们相互连接起来。

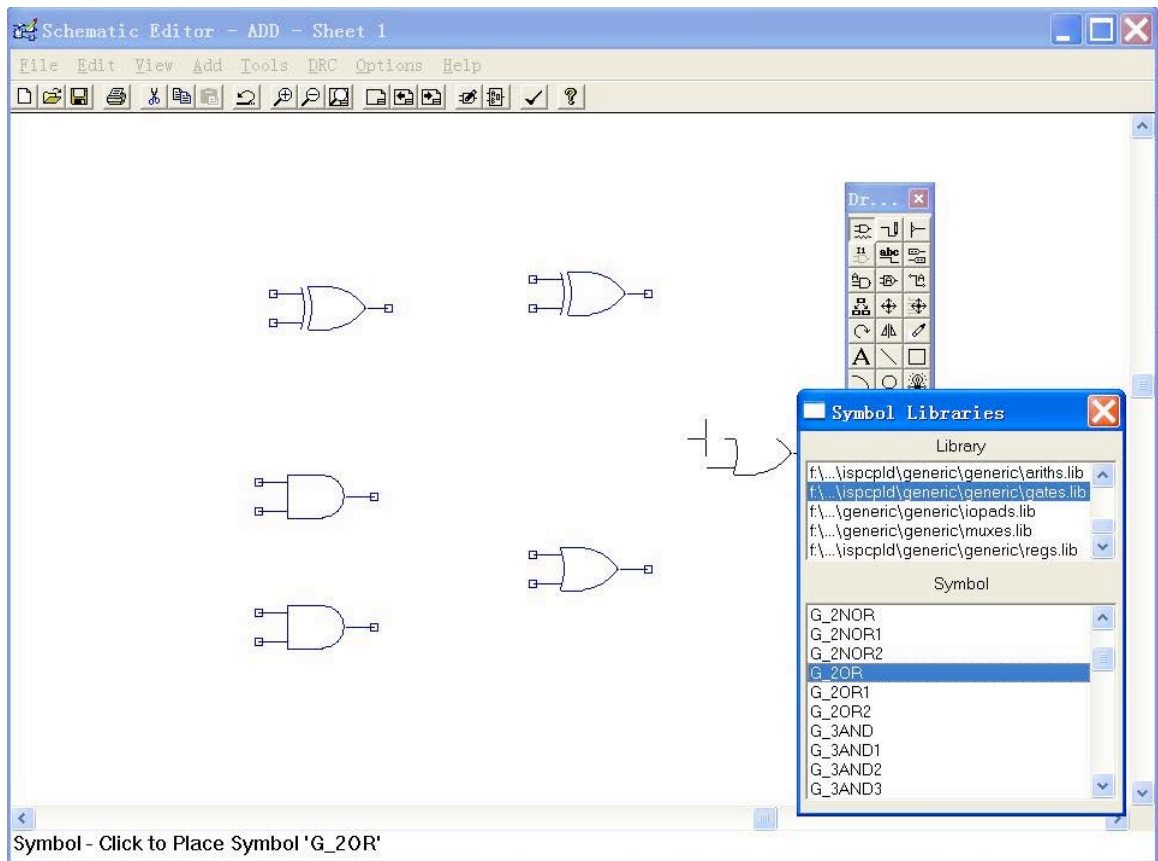
- a) 在 VIEW 菜单中选中 (对号) Drawing Toolbar, 在逻辑图编辑器中会出现绘图工具栏。



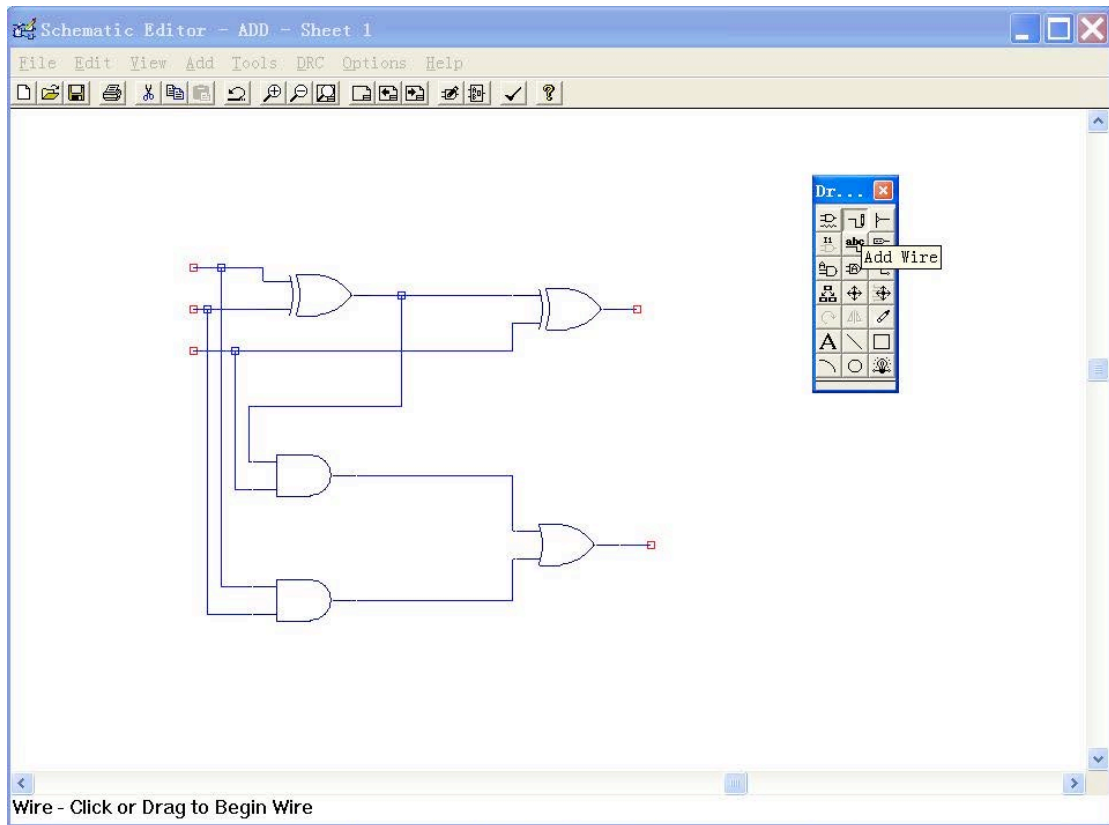
- b) 选择放大镜（快捷按钮 ZOOM IN），将绘图区视野放大（2 次为佳）。
- c) 从菜单栏选择 Add Symbol，再选择 gates.lib 库你会看到如下图所示的对话框：



- d) 选择 GATES.LIB 库，然后选择 G_XOR 元件符号。
- e) 将鼠标移回到原理图纸上，注意此刻 XOR 门粘连在你的光标上，并随之移动。
- f) 单击鼠标左键，将符号放置在合适的位置。
- g) 再在第一个 XOR 门右侧放置另外一个 XOR 门。
- h) 将鼠标移回到元件库的对话框，并选择 G_2AND 元件。
- i) 将 OR 门放置在两个 AND 门的右边, 如下图所示摆放好器件。



- j) 现在选择 Add Wire 项。
- k) 单击上面一个门的输出引脚，并开始画引线。
- l) 随后每次单击鼠标，便可弯折引线（双击便终止连线）。
- m) 将引线连到门的一个输入脚。
- n) 重复上述步骤，连接完成如下图所示。



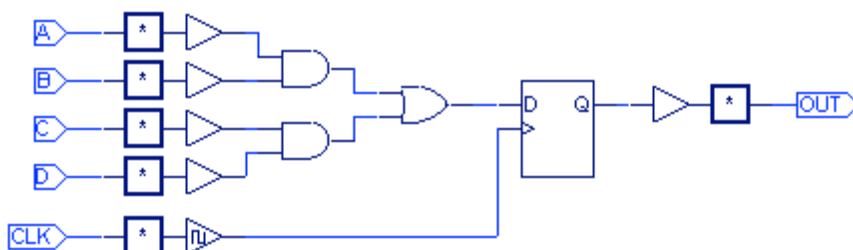
- o) 器件端口为黑色方框，而 ADD WIRE 导线端口为红色，如上图所示，相应器件最初的输入端和最终的输出端都要连接导线，端口为红色（默认）。

六、安放 I/O 标记

I/O 标记表示进入或者离开这张原理图的信号，即输入、输出或者双向信号。安放 I/O 标记之前，连线名必须在连线的一个端点上，不能在连线的上边或下边。输入连线名后，点击线头（一个小方框）则将连线名放在线端。有一同时添加连线 and 连线名的简单方法：输入连线名后，将光标移到一个元件引脚或连线的某一点上，按住鼠标左键并拖到合适位置再松开，这样就产生了一根新连线，连线名就在新连线的端点上。启动 Add I/O 标记命令，选择合适的 I/O 属性（输入、输出或双向。属性 None 为取消 I/O 标记），单击连线线头，则安放相应的 I/O 标记。连线名出现在 I/O 标记内部，表示是一个进出该模块的信号。

对于一个可编程器件整体而言，进出此器件的信号连接到 I/O 标记时，需要经过 I/O 缓存器（I/O PAD）。ispEXPERT 元件库中提供 5 种 I/O 缓存器，它们是输入缓存器、输出缓存器、双向缓存器、时钟缓存器和三态缓存器。

连线名“GND”表示连线接地。不过应避免使用 VCC 信号名，必要时用 GND

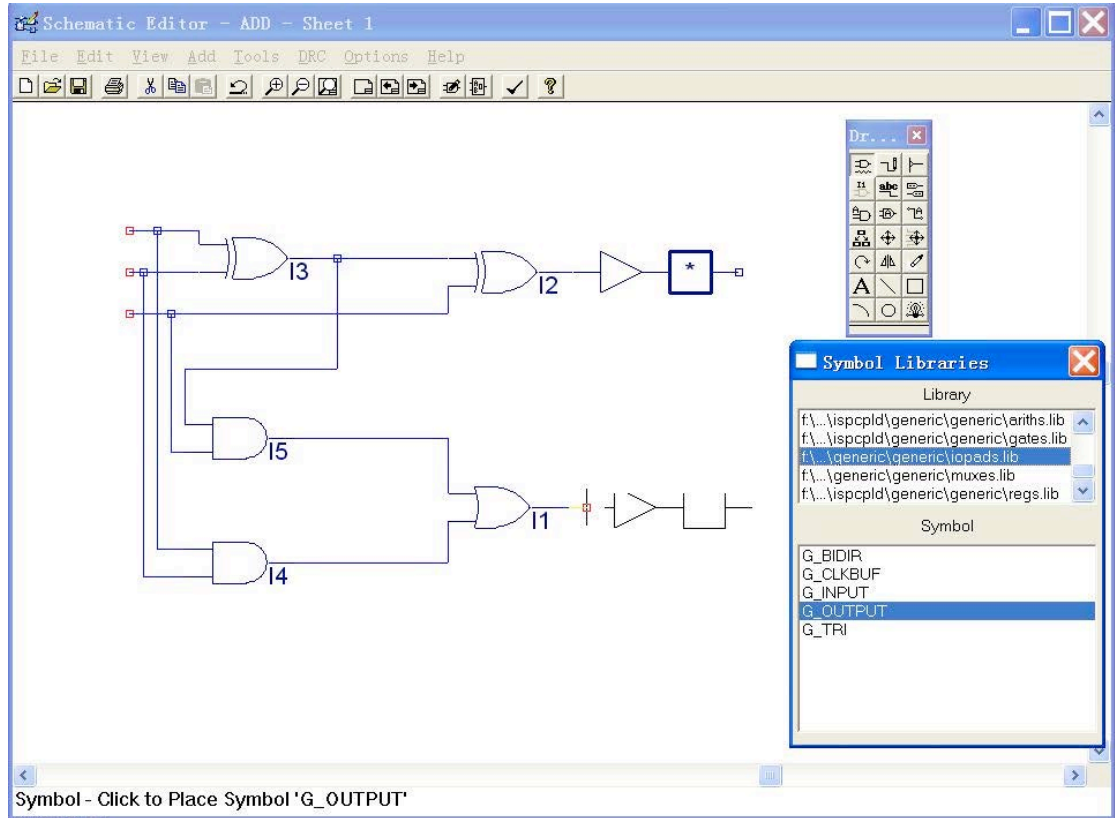


加上反向器来代替。

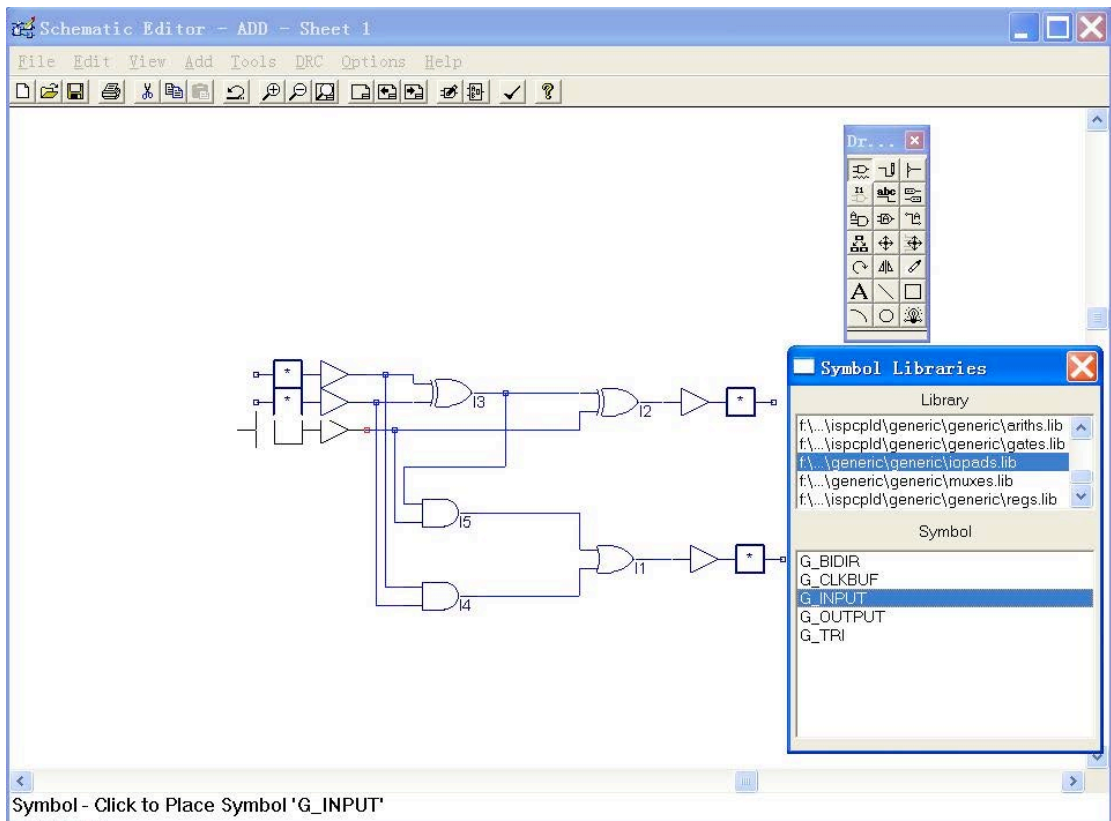
加 I/O 缓存和 I/O 标记

选择 Add Symoble, 启动放置元件命令。

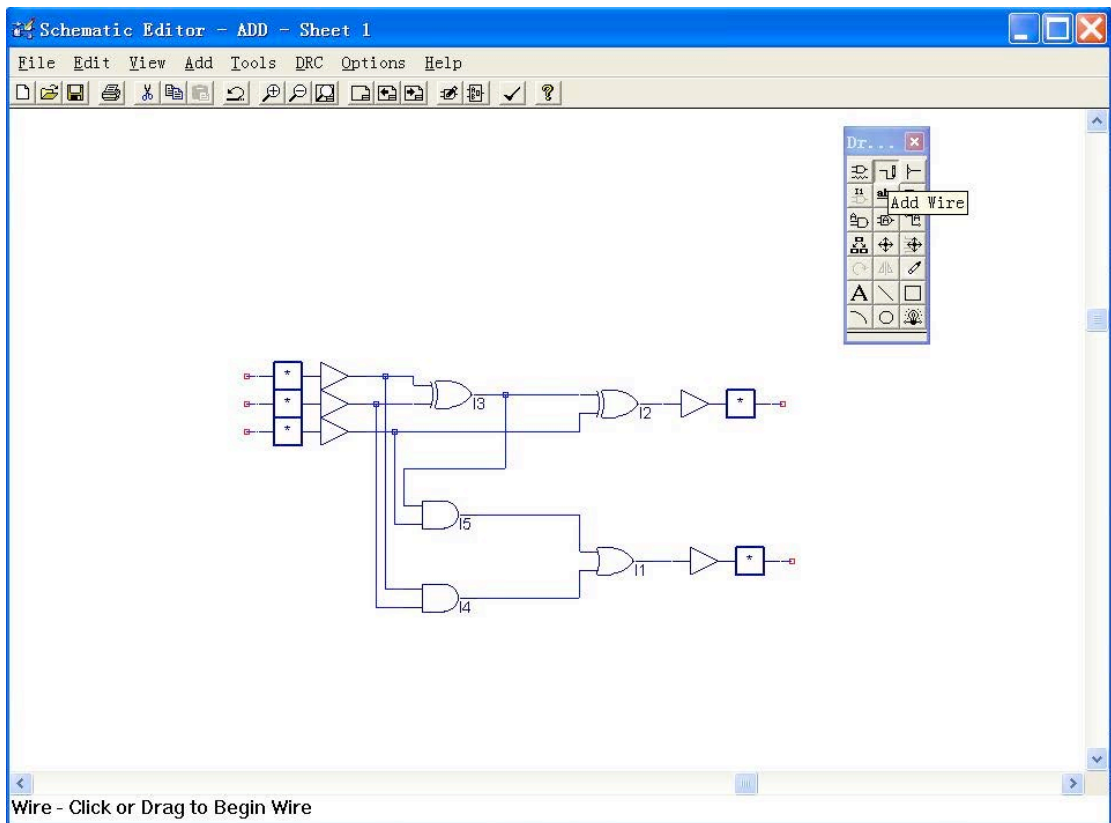
选择 IOPADS.LIB 库中的 G_OUTPUT, 放置 2 个输出缓存在原理图上。



选择 IOPADS.LIB 库中的 G_INPUT, 放置 3 个输入缓存在原理图上。



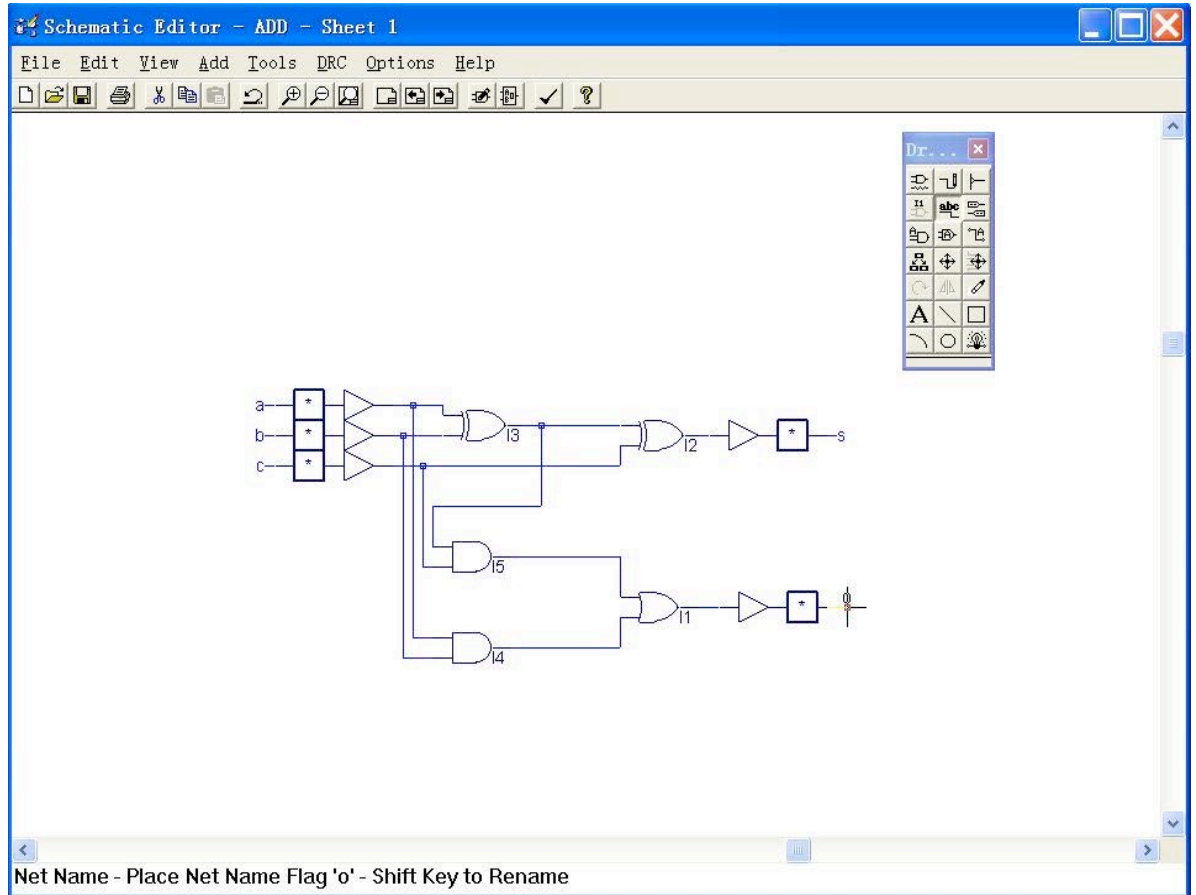
若有连续的时钟信号作为输入，选择 IOPADS.LIB 库中的 G_CLKBUF 作为时钟缓冲器。
将 I/O 缓存和有关元件之间的连线连好。



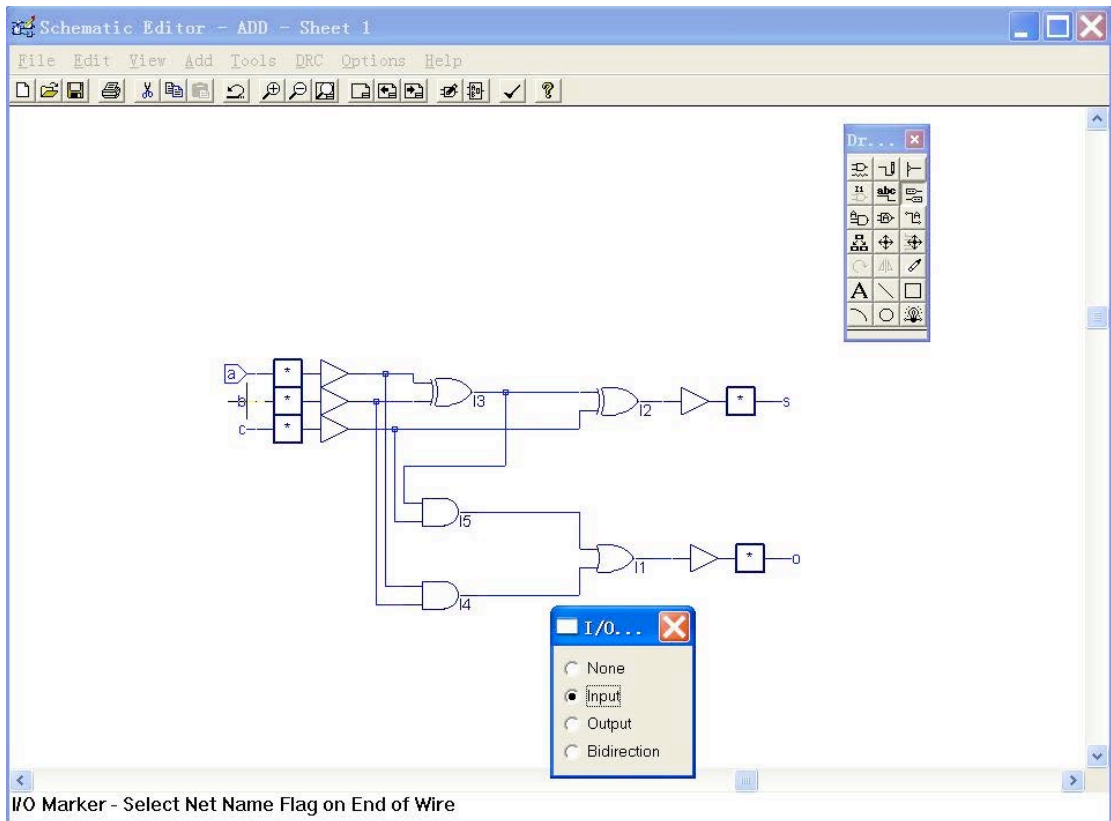
选择 Add Net Name, 此时屏幕下方的状态栏给出提示信息, 提示设计

者输入连线名，输入“A”，然后按 Enter（回车）键，连线名则附着在光标上。将光标移动到最上面的 XOR 门输入的末端（红色小方框），点鼠标左键即可。

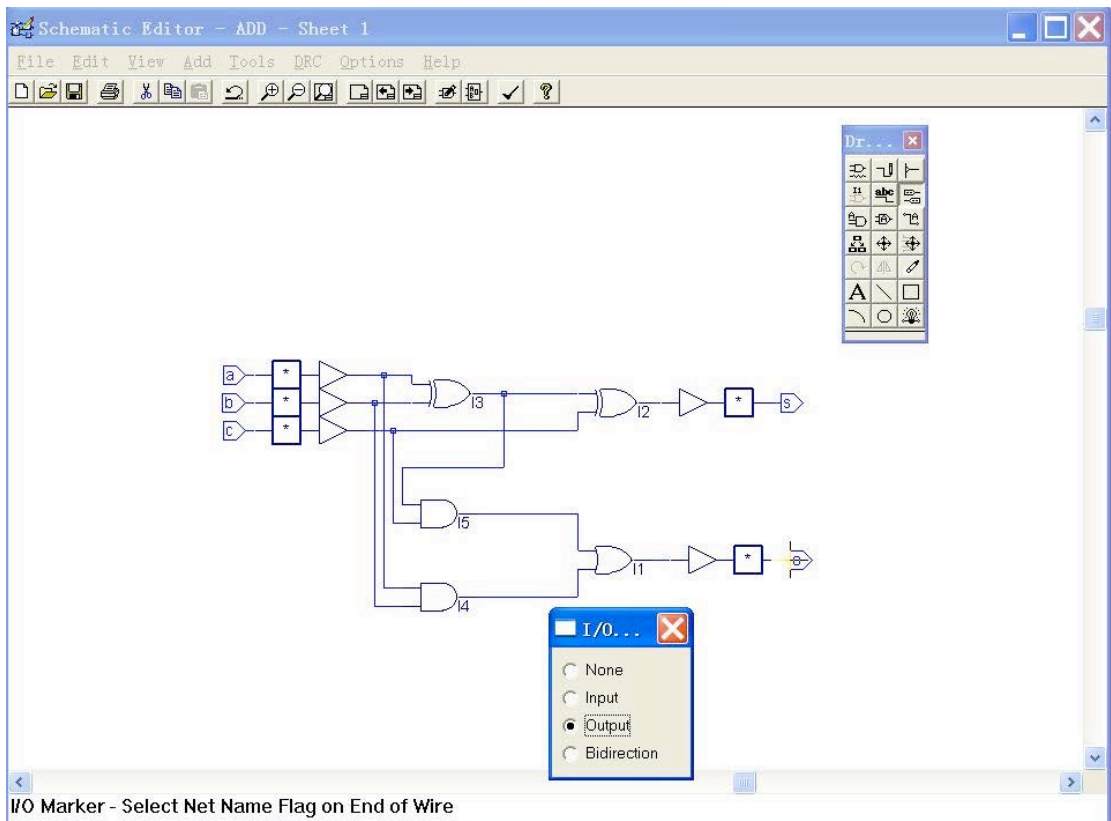
用同样的方法，放置连线名“B”、“C”、“S”、“O”。如下图



选择 Add I/O Marker，此时屏幕上出现一个对话框，选择 Input 项。将光标移到输入连线的末端（位于连线 and 连线名之间），单击鼠标左键，这时则出现一个 I/O 输入标记，I/O 标记中有一个连线名。用此方法给连线名 A、B、C 加上 I/O 输入标记。



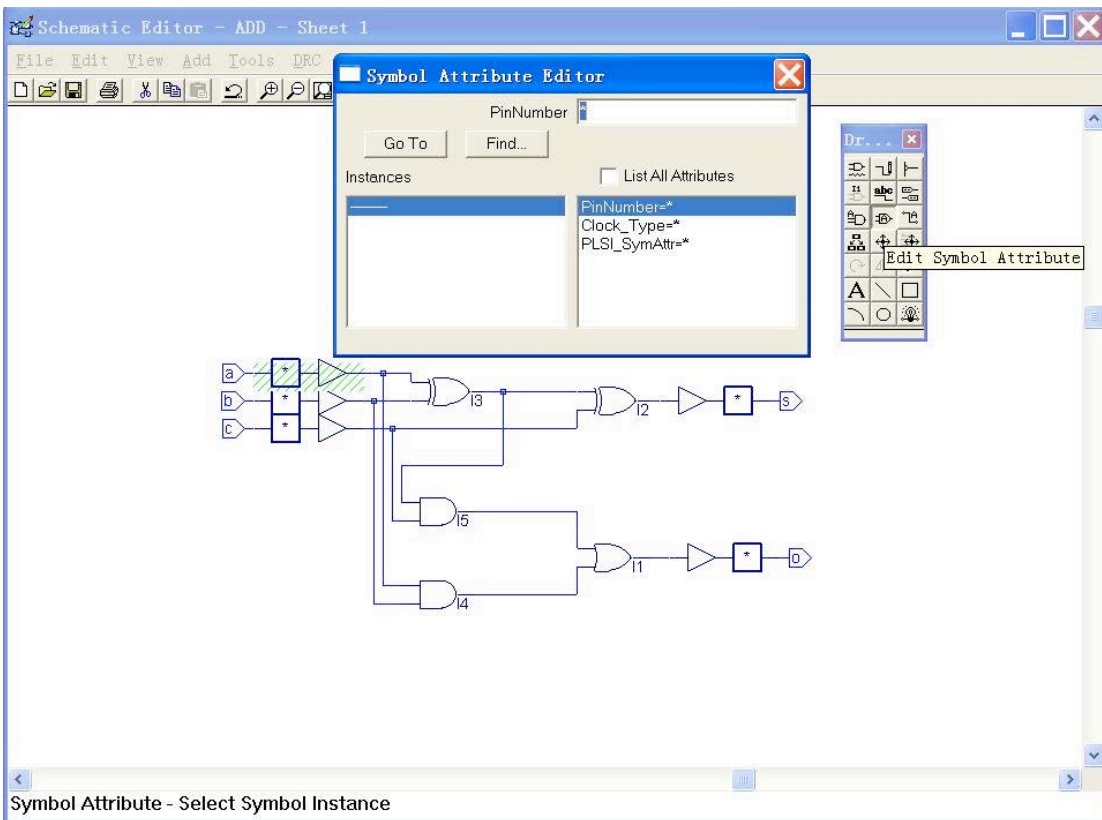
选择 I/O Marker 对话框中的 Output 项，给连线名 S、O 加上 I/O 输出标记。如下图所示。



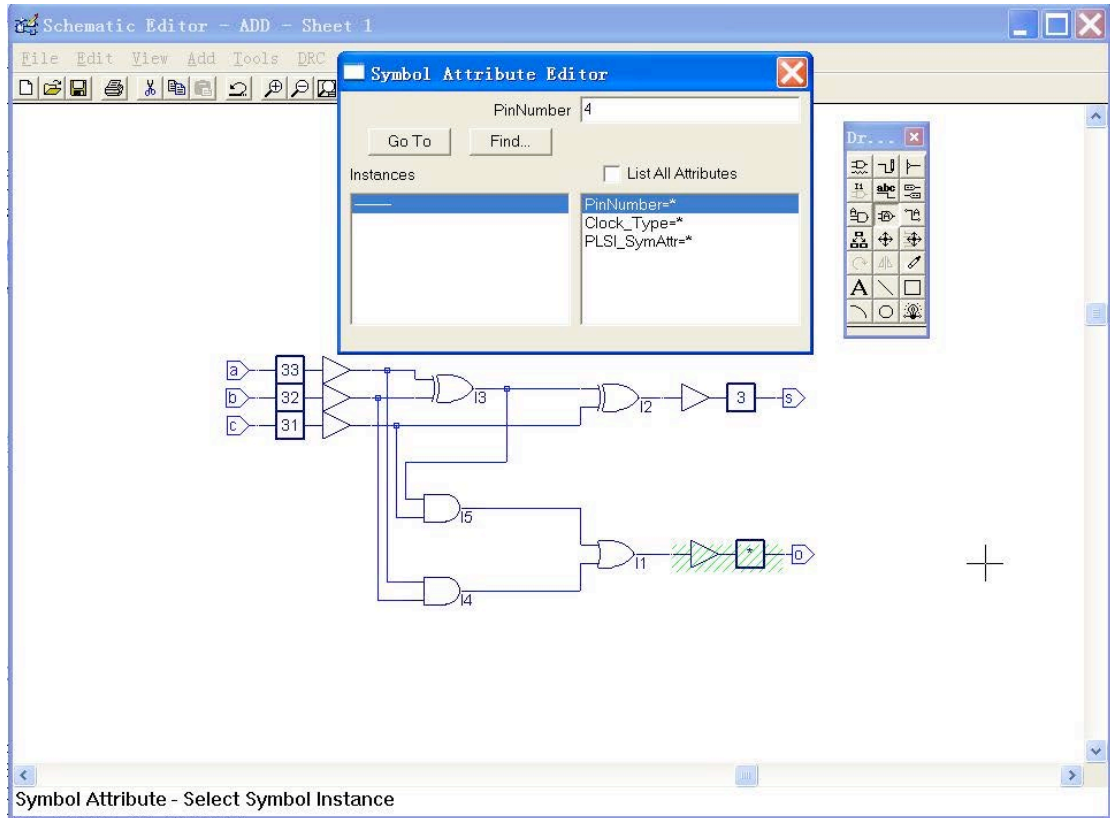
七、定义器件的属性(Attributes)

你可以为任何一个元件符号或连线定义属性。在这个例子中，你可以为输出端口符号添加引脚锁定 LOCK 的属性。请注意，在 ispLEVER 中，引脚的属性实际上是加到 I/O Pad 符号上，而不是加到 I/O Marker 上。同时也请注意，只有当你需要为一个引脚增加属性时，才需要 I/O Pad 符号，否则，你只需要一个 I/O Marker。

- A. 在菜单条上选择 Edit Symbol Attribute 项，这时会出现一个 Symbol Attribute Editor 对话框。
- B. 单击需要定义属性的 A 输入端的 I/O Pad。
- C. 对话框里会出现一系列可供选择的属性。



D. 默认选择 PinNumber,在键盘上输入 33, 则将文本框中的‘*’替换成‘33’ (‘33’为器件的引脚号)。这样,该 I/O Pad 上的信号就被锁定到器件的第 33 引脚上了。用鼠标选择 B 输入端的 I/O Pad, 输入 32; 用鼠标选择 C 输入端的 I/O Pad, 输入 31; 用鼠标选择 S 输出端的 I/O Pad, 输入 3; 用鼠标选择 O 输出端的 I/O Pad, 输入 4, 关闭对话框, 管脚锁定完成。如下图所示:



注意: 在整个定义属性锁定管脚号的过程中**不要敲回车**, 用鼠标选择 IOPAD , 从键盘上输入管脚号即可。

附: 分调模式下 1032E 系统输入 / 输出引脚索引

输入引脚:

开关: K₁₅ K₁₄ K₁₃ K₁₂ K₁₁ K₁₀ K₉ K₈ K₇ K₆ K₅ K₄ K₃ K₂ K₁ K₀

1032E: 33 32 31 30 29 28 27 26 60 59 58 57 56 55 54 53

单脉冲 时钟 RET2

73 20 24

输出引脚:

指示灯 L_{ED15} L_{ED14} L_{ED13} L_{ED12} L_{ED11} L_{ED10} L_{ED9} L_{ED8}

1032E: 10 9 8 7 6 5 4 3

指示灯 L_{ED7} L_{ED6} L_{ED5} L_{ED4} L_{ED3} L_{ED2} L_{ED1} L_{ED0}

1032E: 83 82 81 80 79 78 77 76

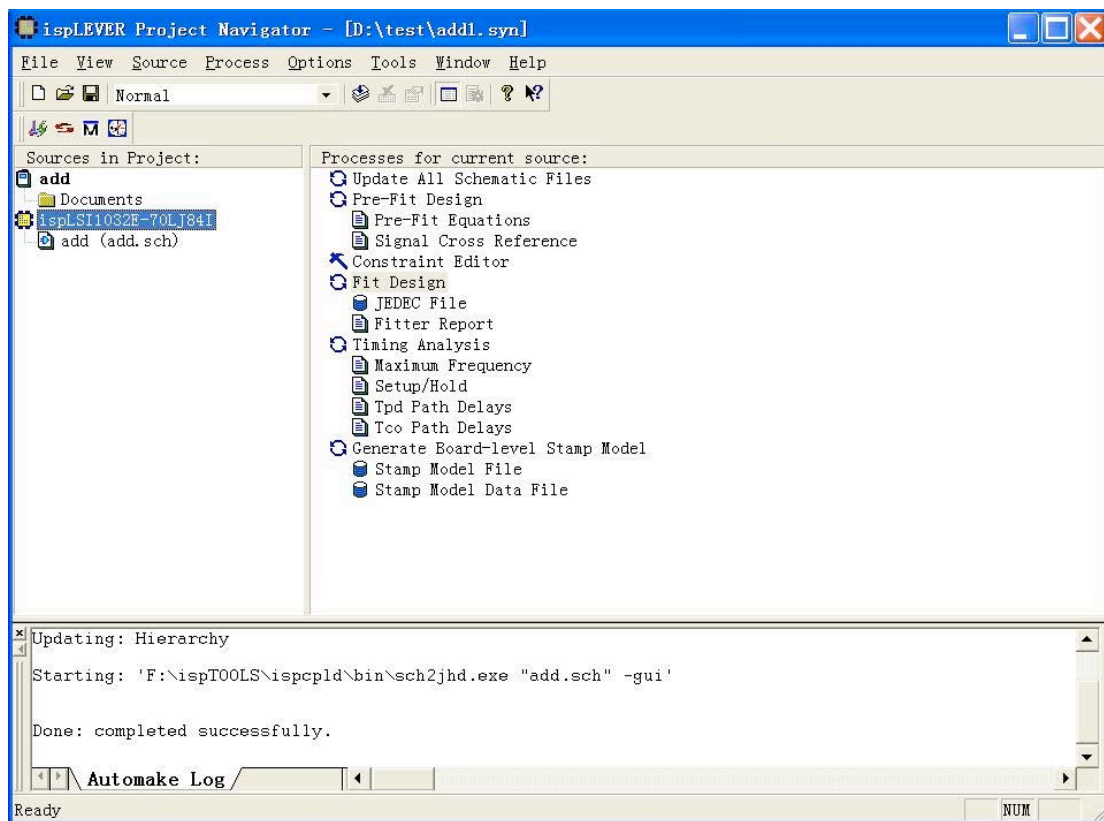
八、保存已完成的设计

从菜单条上选择 File，并选 Save 命令。再选 Exit 命令。

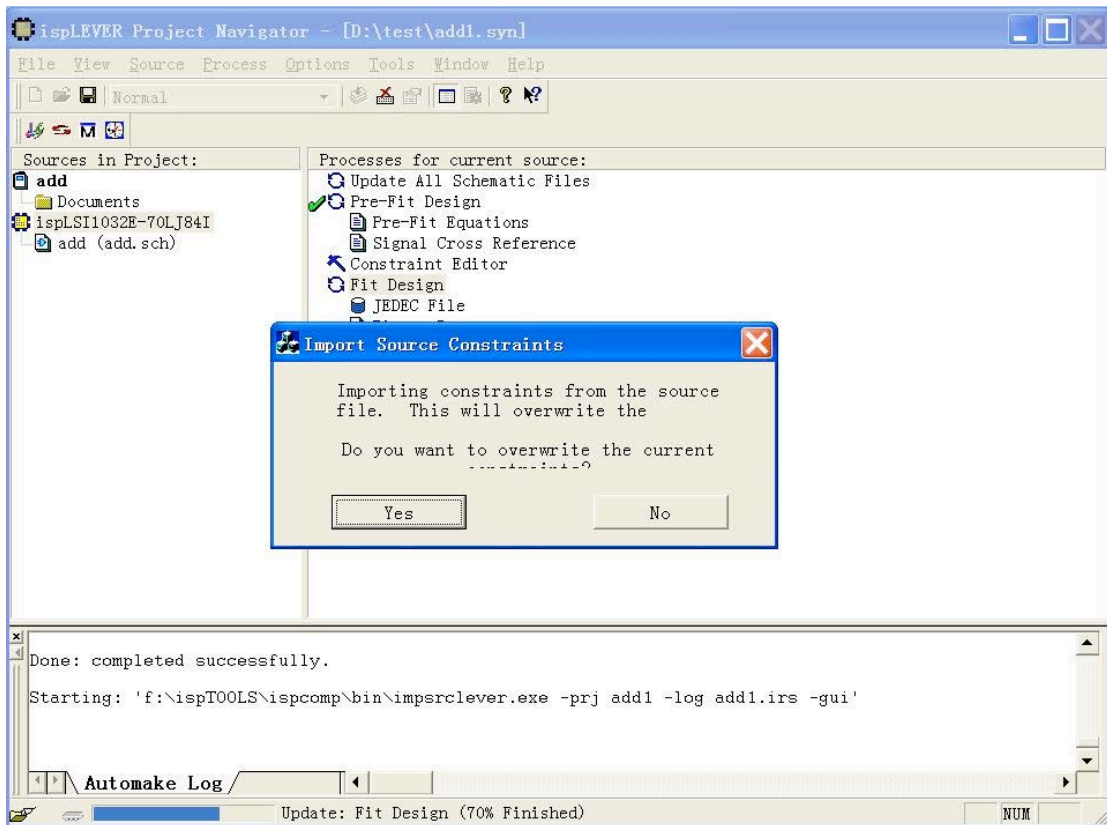
第二节 编译原理图

现在你已为你的设计项目建立起所需的源文件，下一步是执行每一个源文件所对应的处理过程。选择不同的源文件，你可以从项目管理器窗口中观察到该源文件所对应的可执行过程。在这一步，请你分别编译原理图。

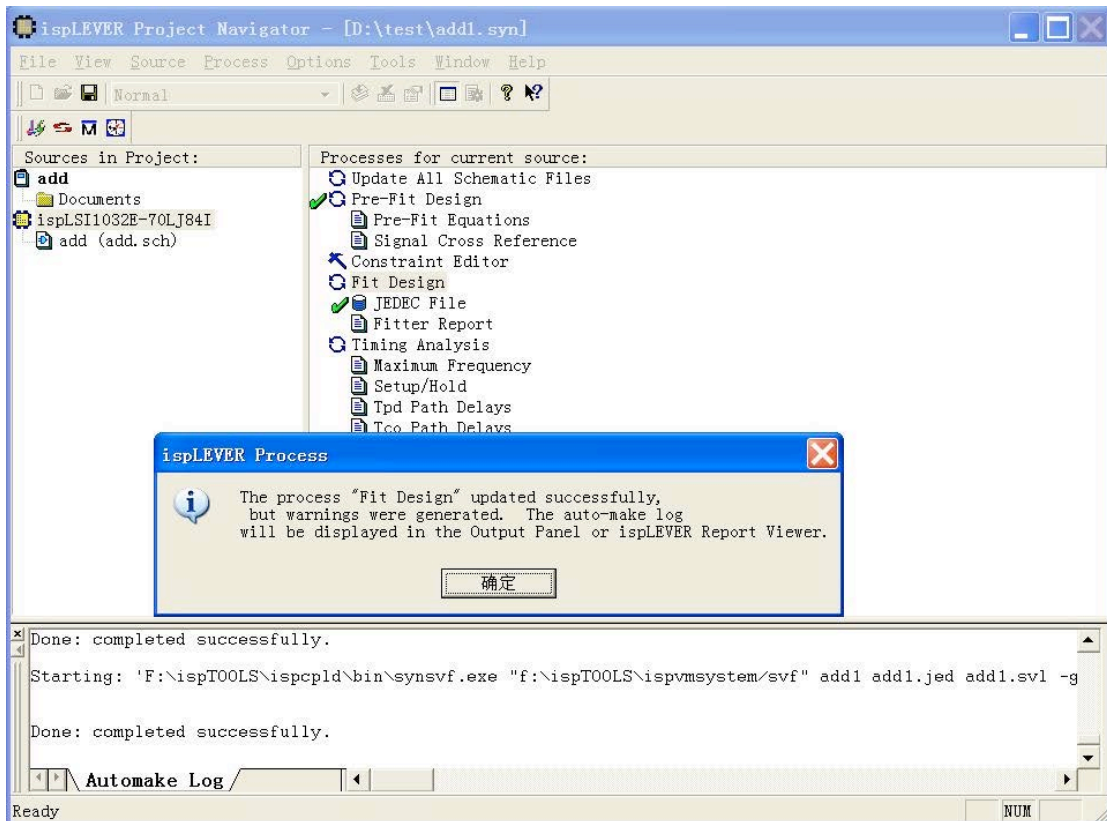
- A. 在项目管理器左边的项目源文件(Sources in Project)清单中选择芯片型号。



- B. 在项目管理器窗口中双击原理图编译(Fit Design)处理过程。

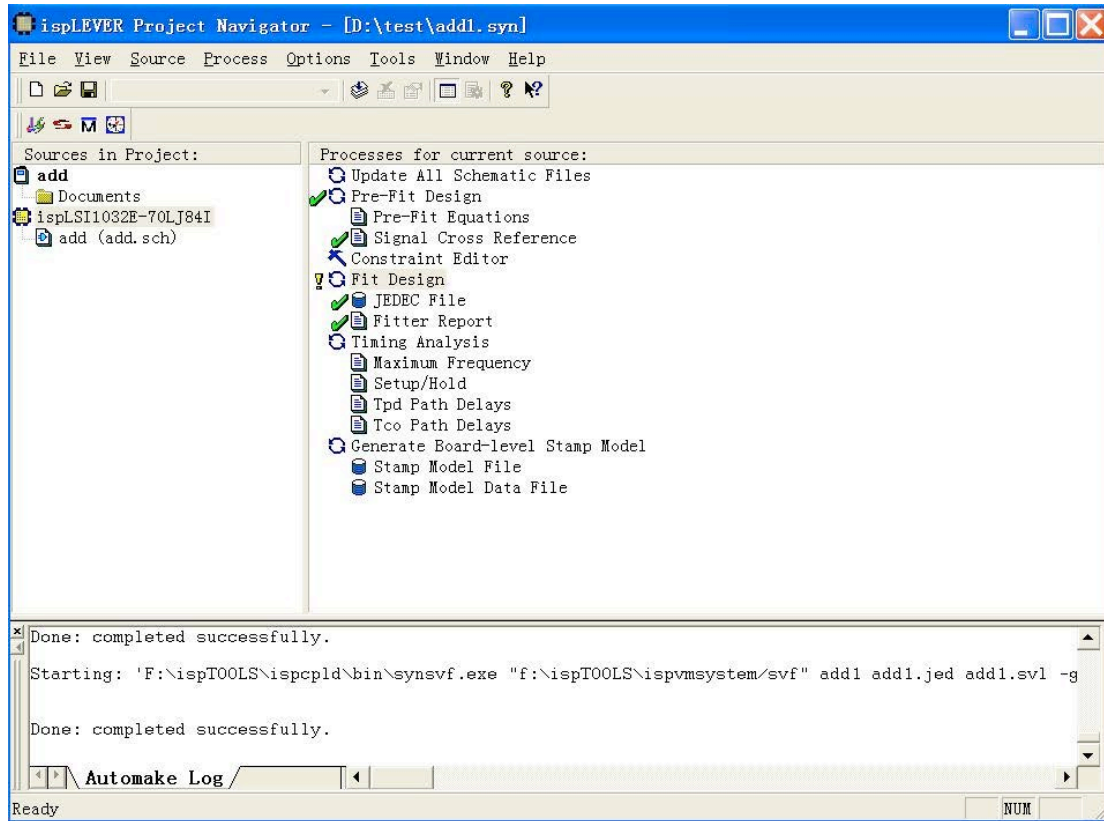


选择 YES



点击确定

- C. 编译通过后, Fit Design 过程的左边会出现一个绿色的查对记号或者一个黄色的感叹号(表明有警告信息), 以表明编译成功, 并在项目所在文件夹下生成一个新文件, 文件名就是项目名, 扩展名为 JED。



- D. 保存项目 (Save the current Project): 菜单 File 中选择 Save, 或者直接点击菜单栏下面的快捷按钮 Save the current Project (小磁盘)。

附: 建立元件符号(Symbol)

ispLEVER 工具的一个非常有用的特点是能够迅速地建立起一张原理图的符号。通过这一步骤, 你可以建立一个可供反复调用的逻辑宏元件, 以便放置在更高一层的原理图纸上。

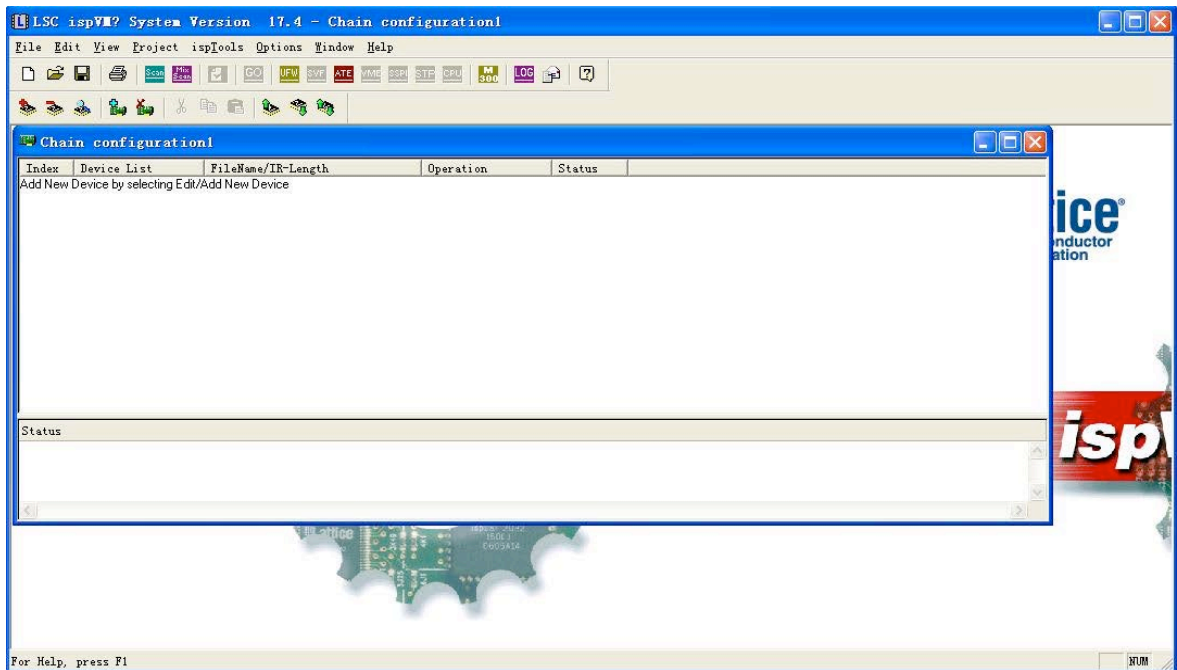
- 双击原理图的资源文件 add.sch, 把它打开。
- 将输入输出缓存 IOPAD 删除 (因为不是直接进出 ispLattice1032E 芯片的信号, 不需要属性定义: 管脚锁定), 将导线 (AddWire) 连接好。
- 保存。
- 在原理图编辑器中, 选择 File 菜单。
- 从下拉菜单中, 选择 Matching Symbol 命令。
- 在绘图工具栏 Add Symbol 中 (Local) 库中就会出现 ADD 元件, 若需要, 在其他原理图 (上层原理图) 引用即可, 由此就生成层次化设计, 引用 ADD 的原理图为其 (ADD 原理图) 上层图。
- 至此, 这张原理图的宏元件符号已经建立完毕, 并且被加到元件表中。你可以调用这个元件。

第三节 利用 ispVM System—在系统编程的软件平台下载

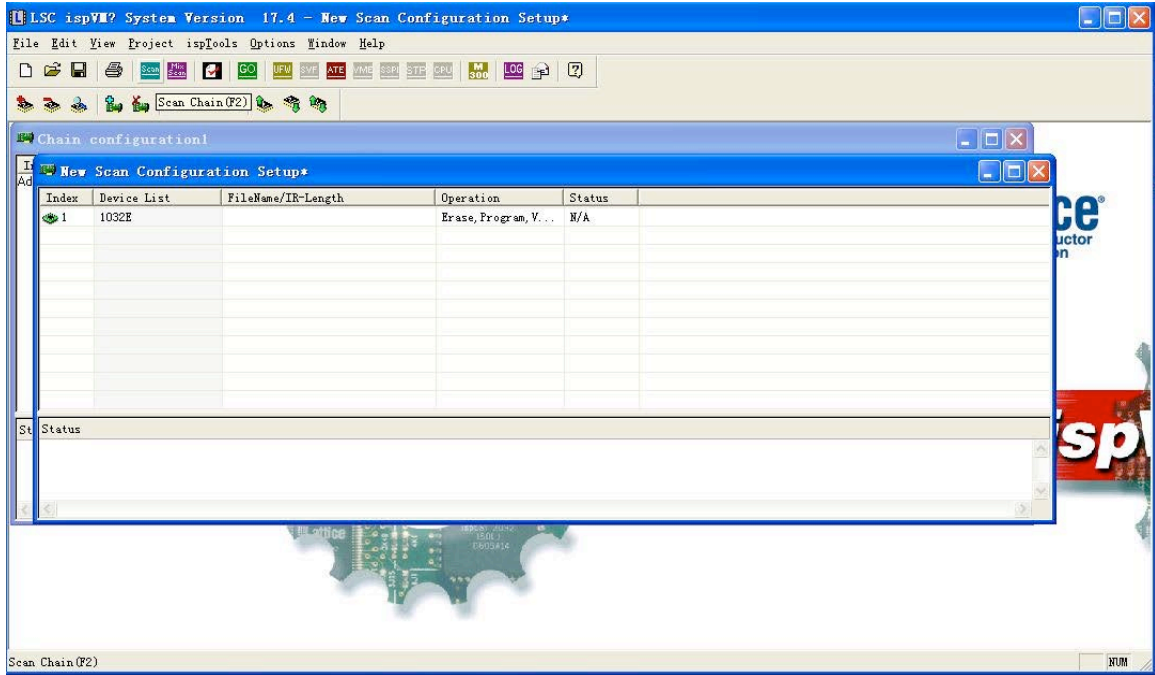
Lattice 器件的在系统编程是借助 ispVM System 软件来实现的。它可以是一个独立的器件编程软件。ispVM System™ 是一个综合的将设计下载到器件的软件包。该软件提供一种有效的器件编程方式，即采用由莱迪思半导体公司或其他公司的设计软件所生成的 JEDEC 文件来对 ISP 器件编程。这一完整的器件编程工具允许用户快速简便地通过 ispSTREAM™ 将设计烧写到器件上。它还拥有简化 ispATE™、ispTEST™ 及 ispSVF™ 编程的功能。在此仅介绍最常用的基于 PC 机 Windows 环境的 ispVM System，其使用方法如下：

在启动 ispVM System 前，先将 Lattice 下载电缆连接在 PC 机的并行口和待下载的印刷电路板上，并打开印刷电路板的电源。

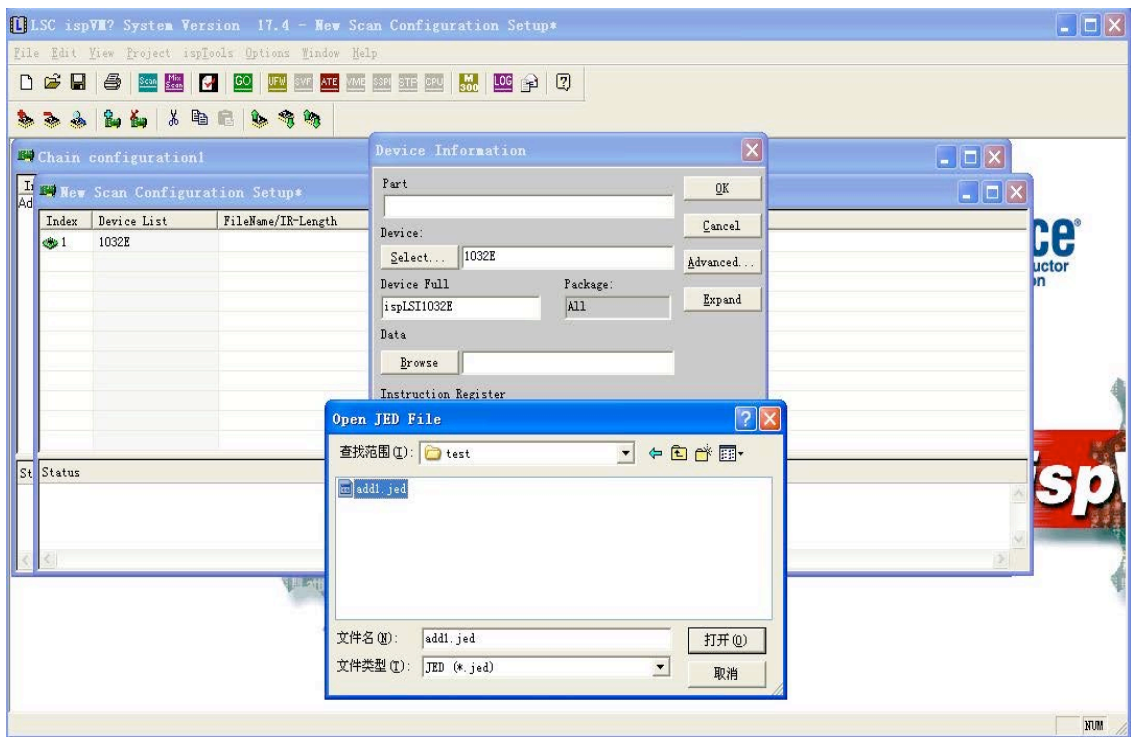
双击桌面 ispVM System 图标，如下图所示。



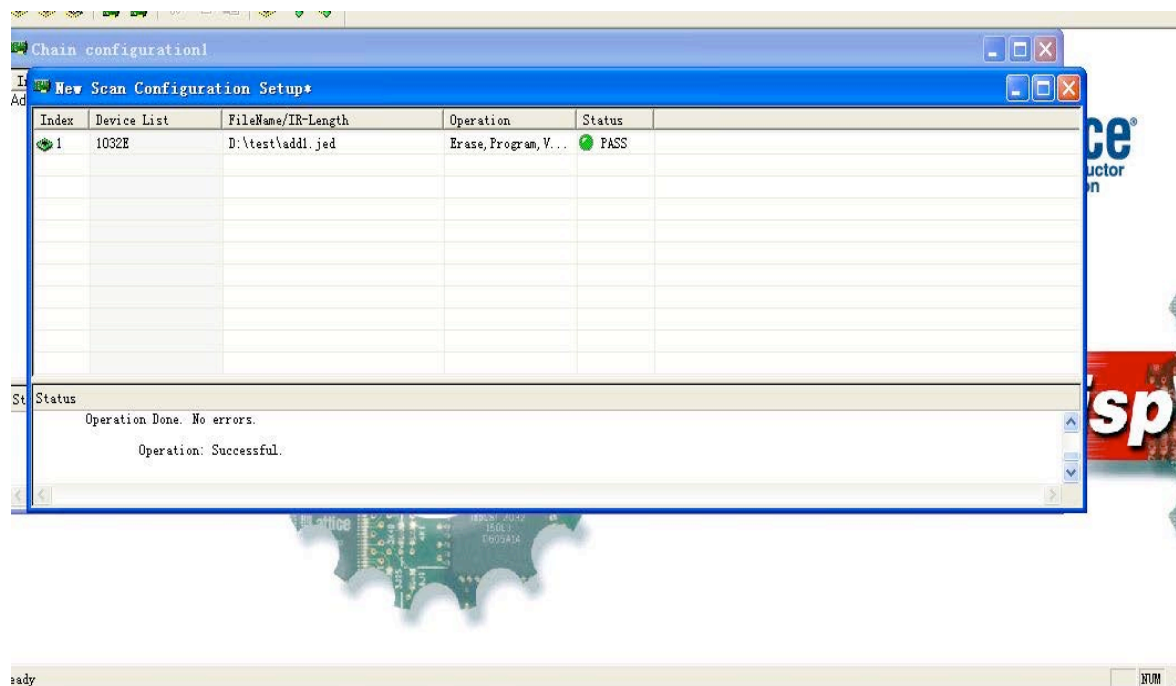
在 LSC ispVM™ System 窗口中，按 ispTools=>Scan Chain 菜单，ispVM System 软件会自动检测 JTAG 下载回路，找到回路中所有的器件型号。在本例中，印刷电路板上的 JTAG 下载回路中仅有一片 ispLATICE1032E 器件，因此，Scan Chain 后的窗口如下图所示。



在 LSC ispVM™ System 窗口中，双击 New Scan Configuration Setup 子窗口中的 1032 E 栏，弹出 Device Information 对话框。在该对话框中的 Data File 栏里，选择需要下载的 JED 文件 D:\TEST\ADD1.jed；在该对话框中的 Operation 栏里，选择所需的编程操作，这里选 Erase, Program, Verify，对器件进行擦除、编程、校验。完成这些操作后，Device Information 对话框如下图所示。按 OK 按钮，关闭该对话框。



在 LSC ispVM™ System 窗口中，按 Project=>Download 菜单启动下载操作。几秒钟后，下载完成，这时 New Scan Configuration Setup 子窗口中的 Status 栏显示 PASS，并有一个绿色的圆点，参见下图。



第四节 验证实验结果

在组成原理实验箱上验证结果，看其是否与设计相符。

将 K15、K14、K13 分别推上（拨下输入为 0，推上输入为 1），观察 LED8、LED9 灯的状态（亮、灭），来判断设计是否成功。

第五节 实验报告要求

- A、在实验前做好预习，并写好实验报告。
- B、做完实验后填写实验结果，离开前将报告交给老师。
- C、无特殊情况并得到老师允许，实验报告必须当堂交上才为有效。
- D、实验报告要求手写（包括原理图）。
- E、实验报告内容：
 - 1、姓名、学号、班级。
 - 2、实验名称。
 - 3、实验设备及器材。
 - 4、实验原理。
 - 5、实验过程。
 - 6、实验结果。
 - 7、体会。

注：其中 4、5 可以合写，既在描述设计及实验过程中阐明原理，并画好实验所需所有的原理图。